

Analog IC Design: Syllabus

- [1] Course: Analog IC Design (類比積體電路設計)
Class time: Monday 2:10 ~ 5:00PM, i.e. 6 ~ 8節
Classroom: 電機系館一樓 靄雲廳, i.e. Room # 92119
講義及作業題目: <http://msic.ee.ncku.edu.tw>
公告及作業繳交: <http://moodle.ncku.edu.tw/>
首頁 → IC設計課程 → 研究所課程 → 類比積體電路設計
- [2] Professor: Dr. Tai-Haur Kuo (郭泰豪 教授) (06) 2757575 ext. 62389
助教: 張博偉、陳易欣(06)2757575 ext.62400-2889
Office hour: Monday 5:00 ~ 6:00PM, Thursday 6:00 ~ 7:00PM and more at
奇美樓三樓 95304 小間會議室
- [3] Textbook: Tony Carusone, David Johns and Kenneth Martin, “*Analog Integrated Circuit Design*”, John Wiley & Sons, New York, 2nd edition, 2013.
Reference: Paul R. Gray and Robert G. Meyer, “*Analysis and Design of Analog Integrated Circuits*”, 6th edition, John Wiley & Sons, New York, 2024.
- [4] Grade factor: Homework-25%, Homework Bonus-4%, Midterm-35%, Final-40%
(HW#1-10%, HW#2-15%, Bonus(HW3~)-4%)
- [5] Purposes:
1. Provide enough knowledge and understanding for the design of analog front-end and back-end ICs.
2. Facilitate ready access to the relevant literature if more sophisticated designs are called for.

Analog IC Design: Syllabus

[6] Course outline:

週次 Week	日期 Date	進度說明 Progress Description
1	114/09/08	Ch.1 Introduction to semiconductor HW1: Curve fitting
2	114/09/15	Ch.2 Semiconductor devices and models
3	114/09/22	Ch.3 Component matching issues & Ch.4 Current mirror (1/2)
4	114/09/29	教師節補假
5	114/10/06	中秋節放假
6	114/10/13	Ch.4 Current mirror (2/2) & Ch.5 Operational amplifier (1/2) HW2: Two-stage OP
7	114/10/20	Ch.5 Operational amplifier (2/2)
8	114/10/27	Ch.6 Noise analysis and modeling HW3: Folded-cascode OP
9	114/11/03	Ch.7 Comparators (1/2) HW4: Comparator
10	114/11/10	Ch.7 Comparators (2/2)
11	114/11/17	Ch.8 Sample and hold (S/H) HW5: Dynamic comparator
12	114/11/24	Midterm exam (Ch.1~Ch.7)
13	114/12/01	Ch.9 System consideration (1/2)
14	114/12/08	Ch.9 System consideration (2/2) & Ch.10 Data-Converter fundamentals (1/2)
15	114/12/15	Ch.10 Data-Converter fundamentals (2/2)
16	114/12/22	Ch.11 D/A Converters & Ch.12 A/D Converters (1/2) HW6: MDAC
17	114/12/29	Ch.12 A/D Converters (2/2)
18	114/01/05	Final exam (Ch.8~Ch.12)

* Deadline of previous homework

教育目標

- 教育學生專業學識
- 使學生具備創新、分析、設計及實踐四方面能力
- 養成其深厚之電機工程專業知能
- 賡續學術研究及跨領域整合之能力
- 問卷題目: 修習這個課程，使我具備類比積體電路分析、設計及HSPICE 驗證能力，養成基本類比積體電路知能。

核心能力

- 具電機工程相關領域之專業知識
 - ◆ 問卷題目: 修習這個課程，使我具有類比積體電路相關知識，包含CMOS device特性、Circuit noise分析、基本電路設計(Bias circuit、OPAMP、Comparator...等)。
- 策劃及執行專題研究之能力
 - ◆ 問卷題目: 修習這個課程，使我具有執行類比積體電路專題作業或研究之能力，例如Transistor modelling、Two-stage OPAMP設計、Comparator...等。
- 創新思考及獨立解決問題之能力
 - ◆ 問卷題目: 藉由手算分析與HSPICE驗證結果之差異、電路特性規格之間的權衡...等，使我思考並解決類比積體電路問題之能力。
- 良好的國際觀以及理解專業倫理與社會責任之能力
 - ◆ 問卷題目: 修習這個課程，使我概略了解科技業時事議題以及從事類比積體電路設計應有的準備
- 終身自我學習成長之能力
 - ◆ 問卷題目: 透過這個課程的基本類比電路知識，使我更有能力自我學習相關電路。

加簽公告

- 建議修過完整電子學課程並具備扎實基礎知識
- 本課程原則上採取以下加簽優先順位
 - ◆ 第一順位：
 - 1.電機系大學部學生 (因無法優先選課)
 - 2.電機所VLSI/CAD組學生
 - ◆ 第二順位: IC設計相關領域電機研究所學生 (修課有其必要性)
 - ◆ 第三順位: 其他 (若有同學退選，且選課系統尚有餘額)
- 加簽申請方式
 1. 請欲加簽的同學於學校加簽時段至選課系統申請加簽。
 2. 研究所學生須額外上傳指導教授簽名之「需修課回條」掃描檔。
請列印下列「需修課回條」，經指導教授簽名後掃描並上傳。

需修課回條

郭老師 您好，

學生 _____ 為系上正式登錄為本人 _____ 指導之學生。

因本人從事IC設計相關之研究，希望學生可以加簽類比積體電路課。

成大電機系教授 _____

- 若有任何問題，請聯繫助教: 張博偉

bwchang.msic@ee.ncku.edu.tw

(06)2757575 ext.62400-2889